

PCTWELTOORGANISATION FÜR GEISTIGES EIGENTUM
Internationales BüroINTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁷ : H01R 12/04, 13/66, 13/719		A1	(11) Internationale Veröffentlichungsnummer: WO 00/16446 (43) Internationales Veröffentlichungsdatum: 23. März 2000 (23.03.00)
<p>(21) Internationales Aktenzeichen: PCT/DE99/02785</p> <p>(22) Internationales Anmeldedatum: 2. September 1999 (02.09.99)</p> <p>(30) Prioritätsdaten: 198 41 459.5 10. September 1998 (10.09.98) DE</p> <p>(71) Anmelder (<i>für alle Bestimmungsstaaten ausser US</i>): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).</p> <p>(72) Erfinder; und (75) Erfinder/Anmelder (<i>nur für US</i>): BELAU, Horst [DE/DE]; Gabriele Münster Weg 2, D-84085 Langquaid (DB). HELD, Joachim [DE/DE]; Schönwerthstrasse 56, D-81739 München (DE). REINDL, Hartwig [DE/DE]; Nürnberger Strasse 8, D-80537 Feucht (DE). MEYER, Wolfram [DE/DE]; Asamstrasse 36, D-93051 Regensburg (DE).</p> <p>(74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, D-80506 München (DE).</p>		<p>(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).</p> <p>Veröffentlicht <i>Mit internationalem Recherchenbericht. Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.</i></p>	
<p>(54) Titel: PRINTED CIRCUIT BOARD ARRANGEMENT WITH A MULTIPOLE PLUG-IN CONNECTOR</p> <p>(54) Bezeichnung: LEITERPLATTENANORDNUNG MIT MEHRPOLIGEM STECKVERBINDER</p>			
<p>(57) Abstract</p> <p>A printed circuit board arrangement with a multipole plug-in connector (1) is fitted with plug pins that are respectively fixed to signal conductor tracks in a parallel position with respect to a printed circuit board layer (3). The signal conductor tracks (4) are arranged in a substantially parallel position and are alternately mounted side to side with ground conductor tracks (6). A ground screening surface (11) is also provided in an adjacent layer (10) of the printed circuit board.</p>			

(57) Zusammenfassung

Eine Leiterplattenanordnung mit mehrpoligem Steckverbinder (1) weist parallel zur Platinenlage (3) auf den jeweiligen Signalleiterbahnen (4) befestigte Steckerpins (8) auf, wobei die Signalleiterbahnen (4) im wesentlichen parallel und wechselseitig Seite-an-Seite mit Masseleiterbahnen (6) angeordnet sind. Ferner ist eine Massechirnfläche (11) auf einer benachbarten Platinenlage (10) vorgesehen.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		

Beschreibung**Leiterplattenanordnung mit mehrpoligem Steckverbinder**

- 5 Die Erfindung betrifft eine Leiterplattenanordnung mit mehrpoligem Steckverbinder mit den im Oberbegriff des Anspruches 1 angegebenen Merkmalen.

Die der Erfindung zugrundeliegende Problematik bezieht sich 10 sowohl auf die Abschirmung von elektronischen Baugruppen gegen hochfrequente elektromagnetische Strahlungen von außen, wie z.B. Hochfrequenzeinstreuungen von Sendern oder Störungen durch Zünd- und Entladungsvorgänge, als auch auf die Verringerung der Emission von Hochfrequenz von der Baugruppe 15 selbst, wie z. B. Hochfrequenz-Störströme auf den Versorgungsleitungen aufgrund von Microcontrollern in der Baugruppe. Während die gesamte Schaltungsanordnung als solche durch ein Metallgehäuse relativ einfach abgeschirmt werden kann, stellen dabei die das Gehäuse durchsetzenden Anschlüsse der 20 Schaltung besondere Problemzonen dar. Zur Abschirmung werden dort entweder die Durchführungen der Anschlüsse durch Realisierung sogenannter Filter-Steckverbinder möglichst gut schirmend ausgeführt, wie dies beispielsweise in dem Fachauf- satz „Filter-Steckverbinder für die elektromagnetische Ent- 25 störung“ von Matthias Weber und Hans-Peter Mayr (ATZ Automobiltechnische Zeitschrift 91 (1989), Seiten 588 bis 591) beschrieben ist. Dieser Steckverbinder ist als Planar-Tiefpäß- filter in Dickschichttechnik ausgebildet und weist voneinander durch eine dielektrische Schicht getrennte Signal- und 30 Masseelektroden auf, die einander überlappen. Insoweit ist der Filter-Steckverbinder gemäß dem genannten Fachaufsatzen relativ komplex aufgebaut.

In der EP 0 563 071 B1 ist ein gegen Hochfrequenz abschirmendes Gehäuse einer Schaltung, z. B. für die Steuerschaltung eines Air-Bags eines Fahrzeuges, beschrieben, bei der die 35

Durchführung der Steckerstifte über einen vom übrigen Gehäuse getrennten und abgeschirmten Vorraum erfolgt.

Aus der WO 95/33291 A1 ist schließlich ein oberflächenmontierter Steckverbinder bekannt, bei dem die Steckerpins mit ihren abgekröpften platinenseitigen Enden flächig auf den entsprechenden Leiterbahnen der Platine aufgelötet sind.

Schließlich ist es auf dem einschlägigen technischen Gebiet 10 üblich, zur Abschirmung von hochfrequenten Störungen Kondensatoren zwischen die ein- und ausgangsseitigen Signalleiterbahnen und entsprechende Masseleiterbahnen einer Leiterplattenanordnung zu setzen. Dabei können - wie dies beispielsweise auch in der bereits erwähnten EP 0 563 071 B1 zu sehen ist 15 - die Steckerpins senkrecht auf die Platine zulaufen und in entsprechenden Kontaktbohrungen mit einer Signalleiterbahn verlötet sein. An diese Signalleiterbahnen sind jeweils Kondensatoren mit ihrem einen Anschlußpol angeschlossen, wobei der andere Anschlußpol auf einer gemeinsamen Massebahn liegt, 20 die parallel vor dem Stecker liegt. Bei dieser Anordnung ist die Plazierung der Kondensatoren und die erzielbare Abschirmwirkung problematisch.

Aus der JP 8-306410 A ist bekannt, plattenartige Leiterenden 25 auf einer Endfläche von parallelen Streifenleitern anzurichten. Nur ein Teil des Leiterendes ragt aus einem Dielektrikum hervor, das einen Abschnitt des Leiterendes einbettet.

Aus der JP 9-46006 A ist eine Anordnung mit parallelen Mikrostreifenleitern bekannt, zwischen denen eine Masseleitung angeordnet ist. Die Leiter sind auf einem Dielektrikum angeordnet, das mit einer Masseschicht versehen ist. Die Masseleitung ist mit der Masseschicht verbunden.

35 Die DE 44 00 160 A1 betrifft eine Leiterplatte für ein Bussystem mit einer Vielzahl von Anschlußstellen für Leitungen, die an den Bus angekoppelt werden sollen. Eine Leiterfläche

ist als Massefläche ausgebildet, die mit keinem anderen Potential des Systems verbunden ist. Die Anschlußstellen sind mit Filterkondensatoren versehen.

- 5 Die JP 1-138786 A offenbart einen integrierten Schaltkreis mit einer Abschirmschicht, die die signalführenden Leiter dreidimensional umgibt.

Der Erfindung liegt demgemäß die Aufgabe zugrunde, eine Leiterplattenanordnung mit mehrpoligem Steckverbinder der gattungsgemäßen Art so weiterzubilden, daß unter Erzielung einer guten Abschirmwirkung eine konstruktiv einfache und kompakte Ausgestaltung des Steckverbinder erreicht wird.

10 Diese Aufgabe wird durch die im Kennzeichnungsteil des Anspruches 1 angegebenen Merkmale gelöst. So beansprucht der Steckverbinder durch die parallel zu einer Platinenlage aufliegende Befestigung der Steckerpins auf der jeweiligen Signalleiterbahn in Höhenrichtung zur Platine keinen nennenswerten Raum, was der Kompaktheit besonders zugute kommt. Für eine gute Abschirmwirkung sorgt die wechselweise Seite-an-Seite-Anordnung der Signal- und Masseleiterbahnen auf der Platinenlage und die zusätzlich vorgesehene Masseschirmfläche auf einer benachbarten Platinenlage. Hierbei ist von Vorteil, 25 daß alle Leiterbahnen und die Masseschirmfläche in üblicher Fertigungstechnologie für das Aufbringen von Leiterbahnen auf Platinen, also ohne zusätzlichen Fertigungsaufwand angebracht werden können. Insgesamt sind also alle Komponenten im Stekerbereich optimal zu plazieren, was in der Praxis zu einer Verbesserung der sogenannten elektromagnetischen Verträglichkeit bezüglich Ein- und Abstrahlung um mehr als 20 dB führen kann. Ferner kann die beim Stand der Technik vorgesehene Schirmkammer - z. B. der in der EP 0 563 071 B1 beschriebene Vorraum zur Durchführung der Steckerpins - komplett entfallen.

30

35

Bevorzugte Ausführungsformen der Erfindung sind in den Unteransprüchen angegeben.

Ein Ausführungsbeispiel einer erfindungsgemäßen Leiterplatte 5 anordnung mit mehrpoligem Steckverbinder wird im folgenden anhand der beigefügten Zeichnungen näher erläutert. Es zeigen:

Fig. 1 eine schematische ausschnittsweise Draufsicht auf
10 eine Leiterplattenanordnung mit mehrpoligem Steck-
verbinder, und

Fig. 2 einen Schnitt durch die Anordnung entlang der
15 Schnittlinie II-II nach Fig. 1.

In den Zeichnungen ist eine zweilagige Platine 1 mit einem Substrat aus PCB-Material ausschnittsweise im Bereich eines mehrpoligen Steckverbinder 2 gezeigt. Auf der obengelegenen Platinenlage 3 sind drei Signalleiterbahnen 4.1, 4.2, 4.3
20 rechtwinklig bis an den Rand 5 der Platine 1 parallel mit Abstand zueinander herangeführt. Zwischen den Signalleiterbahnen 4.1, 4.2. bzw. 4.2, 4.3 und neben den äußeren Signalleiterbahnen 4.1, 4.3 sind Seite an Seite und parallel mit diesen Leiterbahnen die Masseleiterbahnen 6.1, 6.2, 6.3, 6.4
25 wechselweise mit diesen Signalleiterbahnen 4 angeordnet. Die Masseleiterbahnen 6 enden in einem Abstand 7 vom Rand 5 der Platine 1.

Auf der Platinenlage 3 liegen flach und parallel zu den Signalleiterbahnen 4.1., 4.2., 4.3 Steckerpins 8.1, 8.2, 8.3
30 auf, die zur elektrischen Kontaktierung flächig auf den Signalleiterbahnen 4.1, 4.2, 4.3 verlötet sind. Die über den Rand 5 hinausstehenden Enden 9 der Steckerpins 8 dienen dabei zum Einsticken in eine entsprechenden Buchsenanordnung.

35 Wie insbesondere aus Fig. 2 deutlich wird, ist auf der der oberen Platinenlage 3 abgewandten unteren Platinenlage 10 ei-

ne Masseschirmfläche 11 vorgesehen, die den von den Signal- 4 und Masseleiterbahnen 6 eingenommenen Flächenbereich überdeckt. Dies wird aus der in Fig. 1 strichpunktiert eingezeichneten Kontur 12 der Masseschirmfläche 11 deutlich. Die 5 Masseschirmfläche 11 ist mit jeder Masseleiterbahn 6.1, 6.2, 6.3 und 6.4 mehrmals über Durchkontakteierungen 13 durch die Platine 1 elektrisch verbunden. Die Masseschirmfläche kann auch auf einer Innenlage bei mehrlagigen Platinen realisiert sein.

10

Wie der Übersichtlichkeit halber nur in einem Beispiel in Fig. 1 dargestellt ist, ist zwischen der Signalleiterbahn 4.1 und der Masseleiterbahn 6.1 auf der dem Steckerpin 8.1 abgewandten Seite des Steckverbinder 2 ein Filterkondensator 14 geschaltet. Durch solche Filterkondensatoren 14 zwischen entsprechenden Signal-Masseleiterbahn-Paaren am Ende der Masseleiterbahnen 6 werden niederimpedante, bis in den hohen Frequenzbereich wirkende parasitäre Kapazitäten zwischen den Signalleiterbahnen 4 und Masseleiterbahnen 6 aufgebaut. Die 15 Kopplungswege für hochfrequente Störungen beschränken sich damit hauptsächlich auf den Bereich zwischen den Signalleiterbahnen 4 und den dazwischen und darunterliegenden Massebereichen in Form der Masseleiterbahnen 6 und Masseschirmfläche 11 im Bereich des Steckverbinder 2.

20

Zur Verbesserung der Abschirmungseigenschaften kann schließlich - in den Zeichnungen strichliert angedeutet - noch eine Abschirmplatte 15 vorgesehen sein, die die Signalleiterbahnen 4.1, 4.2, 4.3 im Bereich des Steckverbinder 2 überspannt und 25 auf den beiden äußeren Masseleiterbahnen 6.1, 6.4 befestigt und elektrisch damit verbunden ist.

Es ist darauf hinzuweisen, daß bei mehrlagigen oder sogenannten Multilayer-Platinen entsprechende Signalleiterbahnen und 30 Masseleiterbahnen auf den jeweils äußeren Platinenlagen 3, 10 angeordnet sein können. Die Masseschirmfläche 11 befindet

sich dann auf einer oder beiden der diesen beiden Steckverbinderbereichen benachbart liegenden inneren Platinenlagen.

Patentansprüche

1. Leiterplattenanordnung mit mehrpoligem Steckverbinder, umfassend
 - 5 A. eine mindestens zweilagige Platine (1),
 - B. mehrere Signalleiterbahnen (4) im Randbereich einer Platinenlage (3),
 - C. mehrere, jeweils einer Signalleiterbahn (4) zugeordnete Steckerpins (8),
 - 10 D. den Signalleiterbahnen (4) zugeordnete Masseleiterbahnen (6) auf der Platinenlage (3), und
 - E. mindestens einen Filterkondensator (14) zwischen Signal- (4) und Masseleiterbahnen (6), gekennzeichnet durch,
 - 15 F. eine zur Platinenlage (3) parallel aufliegende Befestigung der Steckerpins (8) auf der jeweiligen Signalleiterbahn (4),
 - G. eine zueinander im wesentlichen parallele, wechselweise Seite-an-Seite-Anordnung der Signal-(4) und
 - 20 Masseleiterbahnen (6) auf der einen Platinenlage (3), und
 - H. eine den Flächenbereich der Signal-(4) und Masseleiterbahnen (6) überdeckende Masseschirmfläche (11) auf einer benachbarten Platinenlage (10).
- 25 2. Leiterplattenanordnung mit Steckverbinder nach Anspruch 1, dadurch gekennzeichnet, daß die Masseleiterbahnen (6) und die Masseschirmfläche (11) über Durchkontaktierungen (13) durch die Platine (1) elektrisch miteinander verbunden sind.
- 30 3. Leiterplattenanordnung nach Anspruch 2, dadurch gekennzeichnet, daß jede Masseleiterbahn (6) über mehrere Durchkontaktierungen (13) mit der Masseschirmfläche (11) elektrisch verbunden ist.

4. Leiterplattenanordnung mit Steckverbinder nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die Filterkondensatoren (14) auf der den Steckerpins (8) abgewandten Seite der Signalleiterbahnen (4) zwischen die 5 Masse- und Signalleiterbahnen (6, 4) geschaltet sind.
5. Leiterplattenanordnung mit Steckverbinder nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Seite-an-Seite-Anordnung von Signal- (4) und Masse- 10 leiterbahnen (6) von einer Abschirmplatte (15) überdeckt ist, die auf der der Masseschirmfläche (11) abgewandten Seite der Signal- (4) und Masseleiterbahnen (6) angeordnet ist.
- 15 6. Leiterplattenanordnung mit Steckverbinder nach Anspruch 5, dadurch gekennzeichnet, daß die Abschirmplatte (15) auf den beiden äußeren der Masseleiterbahnen (6.1, 6.4) befestigt und elektrisch damit verbunden ist.
- 20 7. Leiterplattenanordnung mit Steckverbinder nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß bei mehrlagigen Platinen Steckerpins mit zugeordneten Signal- und Masseleiterbahnen auf den beiden äußeren Platinenlagen angeordnet sind, wobei mindestens eine zugehörige Masseschirmfläche auf den inneren Platinenlagen angeordnet ist.

1 / 1

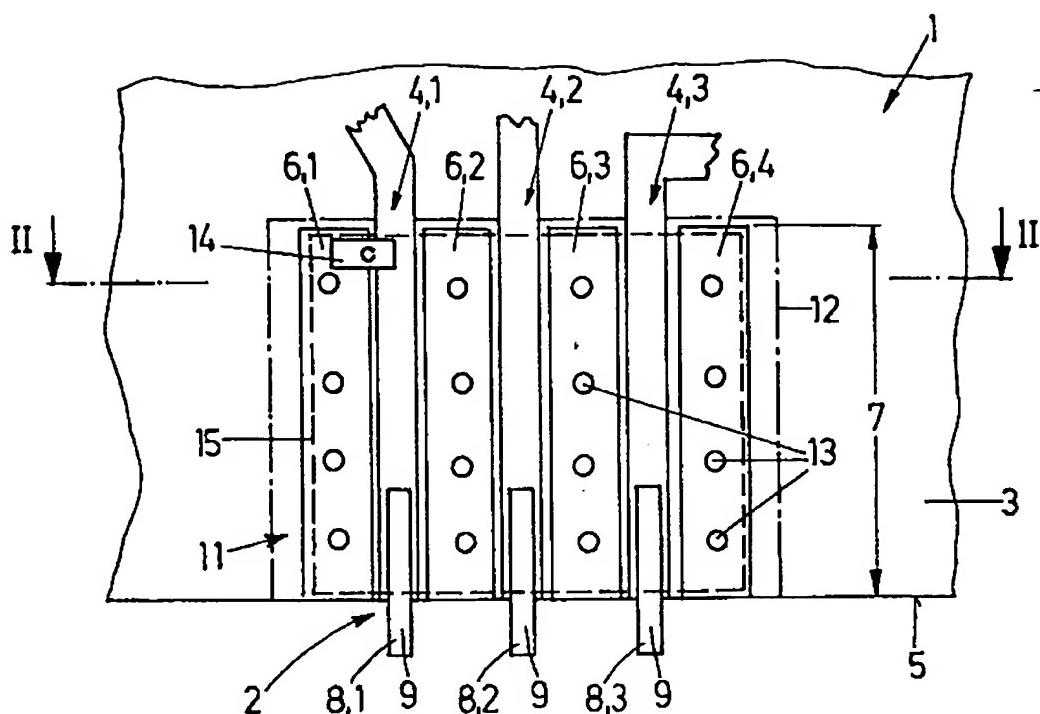


FIG. 1

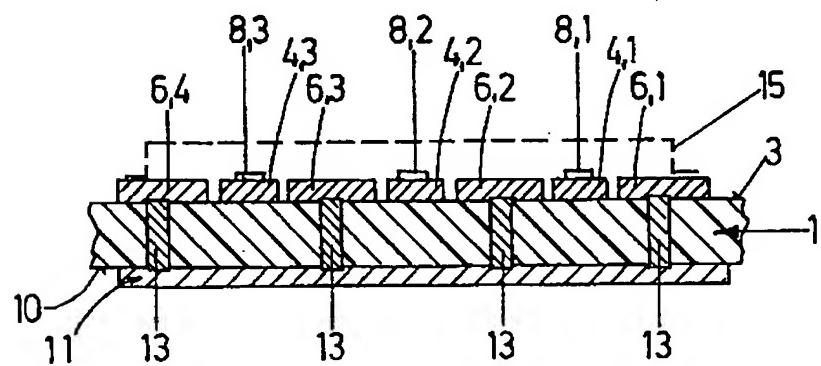


FIG. 2

INTERNATIONAL SEARCH REPORT

In. National Application No
PCT/DE 99/02785

A. CLASSIFICATION OF SUBJECT MATTER		
IPC 7 H01R12/04 H01R13/66 H01R13/719		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01R H05K		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 98 06243 A (DYCONEX PATENTE ; SCHMIDT WALTER (CH); MARTINELLI MARCO (CH)) 12 February 1998 (1998-02-12) page 11, line 5 - line 21; figures 10,11	1,2
A	DE 44 00 160 A (WUERTH ELEKTRONIK GMBH & CO KG) 6 July 1995 (1995-07-06) the whole document	3,5-7
X	US 5 736 910 A (HATCH DAVID ET AL) 7 April 1998 (1998-04-07) column 3, line 45 -column 8, line 21	1
A	DE 44 25 803 A (SIEMENS AG OESTERREICH) 16 February 1995 (1995-02-16) figure 7	4
A		1,4
		1
<input type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
<p>* Special categories of cited documents :</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier document but published on or after the International filing date</p> <p>"L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the International filing date but later than the priority date claimed</p> <p>"T" later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"Z" document member of the same patent family</p>		
Date of the actual completion of the International search	Date of mailing of the International search report	
17 February 2000	24/02/2000	
Name and mailing address of the ISA	Authorized officer	
European Patent Office, P.B. 6010 Patentkantoor 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3018	Salojärvi, K	

INTERNATIONAL SEARCH REPORT

Information on patent family members

Int. Application No.

PCT/DE 99/02785

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
WO 9806243	A	12-02-1998	EP	0916237 A		19-05-1999
DE 4400160	A	06-07-1995		NONE		
US 5736910	A	07-04-1998	AU	1150997 A		11-06-1997
			CA	2238305 A		29-05-1997
			CN	1202278 A		16-12-1998
			EP	0862803 A		09-09-1998
			WO	9719498 A		29-05-1997
DE 4425803	A	16-02-1995		NONE		

INTERNATIONALER RECHERCHENBERICHT

In: internationales Patentdossier

PCT/DE 99/02785

A. KLASSEIFIZIERTES ANMELDUNGSGEGENSTÄND
IPK 7 H01R12/04 H01R13/66 H01R13/719

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEMEINE

Recherchierte Mindestpräzision (Klassifikationssystem und Klassifikationsymbole)

IPK 7 H01R H05K

Recherchierte aber nicht zum Mindestpräzisionsgegenstand gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGEBEHNE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betz. Anspruch Nr.
X	WO 98 06243 A (DYCONEX PATENTE ; SCHMIDT WALTER (CH); MARTINELLI MARCO (CH)) 12. Februar 1998 (1998-02-12) Seite 11, Zeile 5 - Zeile 21; Abbildungen 10,11	1,2
A	DE 44 00 160 A (WUERTH ELEKTRONIK GMBH & CO KG) 6. Juli 1995 (1995-07-06) das ganze Dokument	3,5-7
X	US 5 736 910 A (HATCH DAVID ET AL) 7. April 1998 (1998-04-07) Spalte 3, Zeile 45 - Spalte 8, Zeile 21	1
A	DE 44 25 803 A (SIEMENS AG OESTERREICH) 16. Februar 1995 (1995-02-16) Abbildung 7	4
A		1,4
A		1

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

- * Besondere Kategorien von angegebenen Veröffentlichungen :
- "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonderer bedeutsam anzusehen ist
- "E" älteres Dokument, das jedoch erst am oder nach dem Internationalen Anmeldedatum veröffentlicht worden ist
- "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifachhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchebericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie eingerückt)
- "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- "P" Veröffentlichung, die vor dem Internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

- "T" Spätere Veröffentlichung, die nach dem Internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzipiell oder der ihr zugrundeliegenden Theorie angegeben ist
- "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann eben aufgrund dieser Veröffentlichung nicht als neu oder auf erfindender Tätigkeit beruhend betrachtet werden
- "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfindender Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann nahelegend ist
- "Z" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der Internationalen Recherche	Ablaufdatum des Internationalen Rechercheberichts
17. Februar 2000	24/02/2000
Name und Postanschrift der Internationalen Recherchebehörde Europäisches Patentamt, P.B. 8818 Patentamt 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3018	Befvoilichtiger Bezeichneter Salojärvi, K

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

In dieses Aktenzeichen

PCT/DE 99/02785

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
WO 9806243 A	12-02-1998	EP	0916237 A	19-05-1999
DE 4400160 A	06-07-1995	KEINE		
US 5736910 A	07-04-1998	AU	1150997 A	11-06-1997
		CA	2238305 A	29-05-1997
		CH	1202278 A	16-12-1998
		EP	0862803 A	09-09-1998
		WO	9719498 A	29-05-1997
DE 4425803 A	16-02-1995	KEINE		